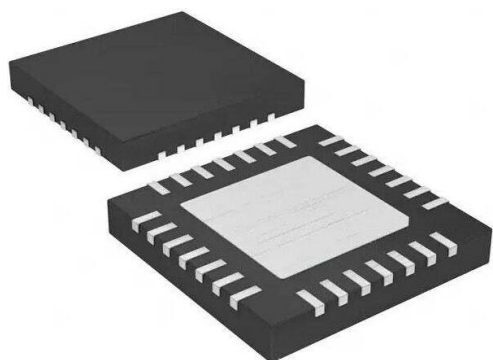


三相无刷电机预驱动器

芯片特性

- 驱动三个半桥（6 个 NMOS）
- 宽电压 4.7~36V
- 低功耗同步整流
- 霍尔元件输入
- 内置低压保护与过温保护
- 低电流睡眠模式
- FG 转速输出
- 死区时间防穿通
- 堵转锁定保护
- 过压保护



QFN28

芯片介绍

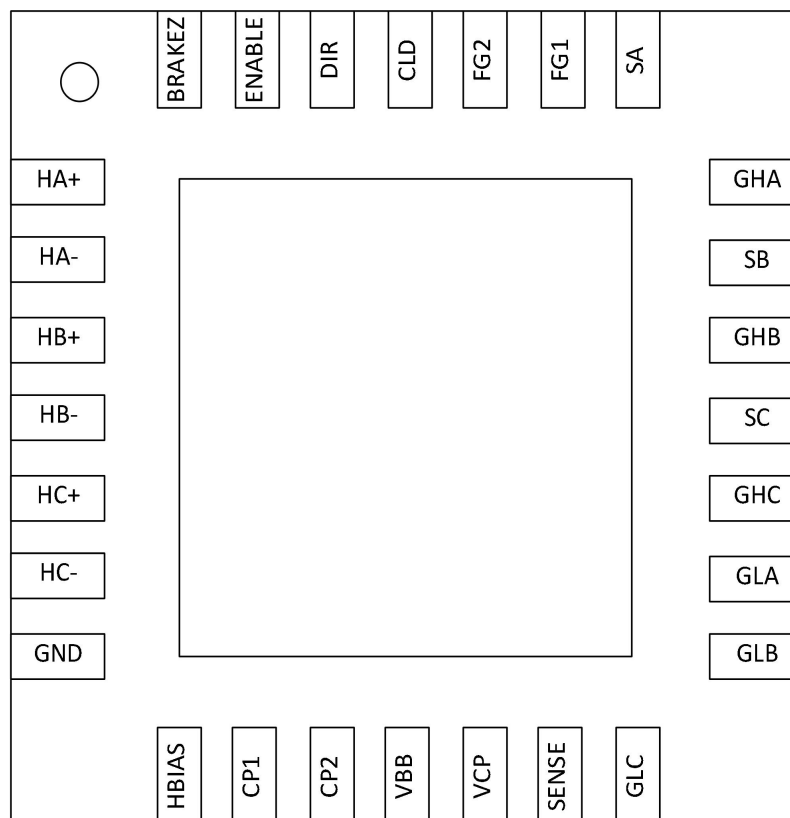
GC4931F/S 是一款三相无刷直流电机预驱动芯片。芯片可以驱动 N 型功率 MOSFET，最高电源到 36V。芯片状态切换逻辑受三个相位差为 120° 的霍尔输入确定。

芯片集成固定衰减时间的脉冲调制来控制电流并且抑制励磁涌流；堵转保护时间可调；过温保护，过压监测，同步整流等等。其中内置的同步整流器通过在衰减周期内，打开合适的低内阻的开关管以取代反向续流二极管来降低功耗。当芯片监测到过压时芯片会关断同步整流以减小变化电流引起的电源电压波动。

GC4931F/S 的逻辑输入脚有使能控制（ENABLE），方向控制（DIR），刹车控制（BRAKE）；逻辑输出脚有 FG1，FG2 与霍尔信号对应，可以用来监测转动速度。

芯片工作温度从 -20~105°C。封装形式采用 5mmx5mm 的 QFN 28 脚，底部有散热片。

GC4931F 工作电压低至 4.7V，GC4931S 最低工作电压在 7V。

管脚分布图

管脚描述

| 管脚号 | 管脚名 | I/O | 管脚定义 |
|-------|-------|-----|---------------------|
| QFN28 | | | |
| 1 | HA+ | | HALL A 相正端输入 |
| 2 | HA- | | HALL A 相负端输入 |
| 3 | HB+ | | HALL B 相正端输入 |
| 4 | HB- | | HALL B 相负端输入 |
| 5 | HC+ | | HALL C 相正端输入 |
| 6 | HC- | | HALL C 相负端输入 |
| 7 | GND | GND | 地 |
| 8 | HBIAS | IO | 5V 电源输出, 供给 HALL 元件 |

| | | | |
|----|--------|-------|-------------------|
| 9 | CP1 | IO | 电荷泵电容脚 1 |
| 10 | CP2 | IO | 电荷泵电容脚 2 |
| 11 | VBB | POWER | 功率电源 |
| 12 | VCP | IO | 电荷泵电容脚 |
| 13 | SENSE | IO | 电流监测脚 |
| 14 | GLC | IO | C 相下臂桥栅极驱动 |
| 15 | GLB | IO | B 相下臂桥栅极驱动 |
| 16 | GLA | IO | A 相下臂桥栅极驱动 |
| 17 | GHC | IO | C 相上臂桥栅极驱动 |
| 18 | SC | IO | C 相输出 |
| 19 | GHB | IO | B 相上臂桥栅极驱动 |
| 20 | SB | IO | B 相输出 |
| 21 | GHA | IO | A 相上臂桥栅极驱动 |
| 22 | SA | IO | A 相输出 |
| 23 | FG1 | O | 速度输出脚 (3 ϕ) |
| 24 | FG2 | O | 速度输出脚 (ϕ A) |
| 25 | CLD | IO | 堵转保护外接调节电容脚 |
| 26 | DIR | I | 电机方向脚 |
| 27 | ENABLE | I | 外部 PWM 控制脚(低有效) |
| 28 | BREAKZ | I | 刹车 (低有效) |

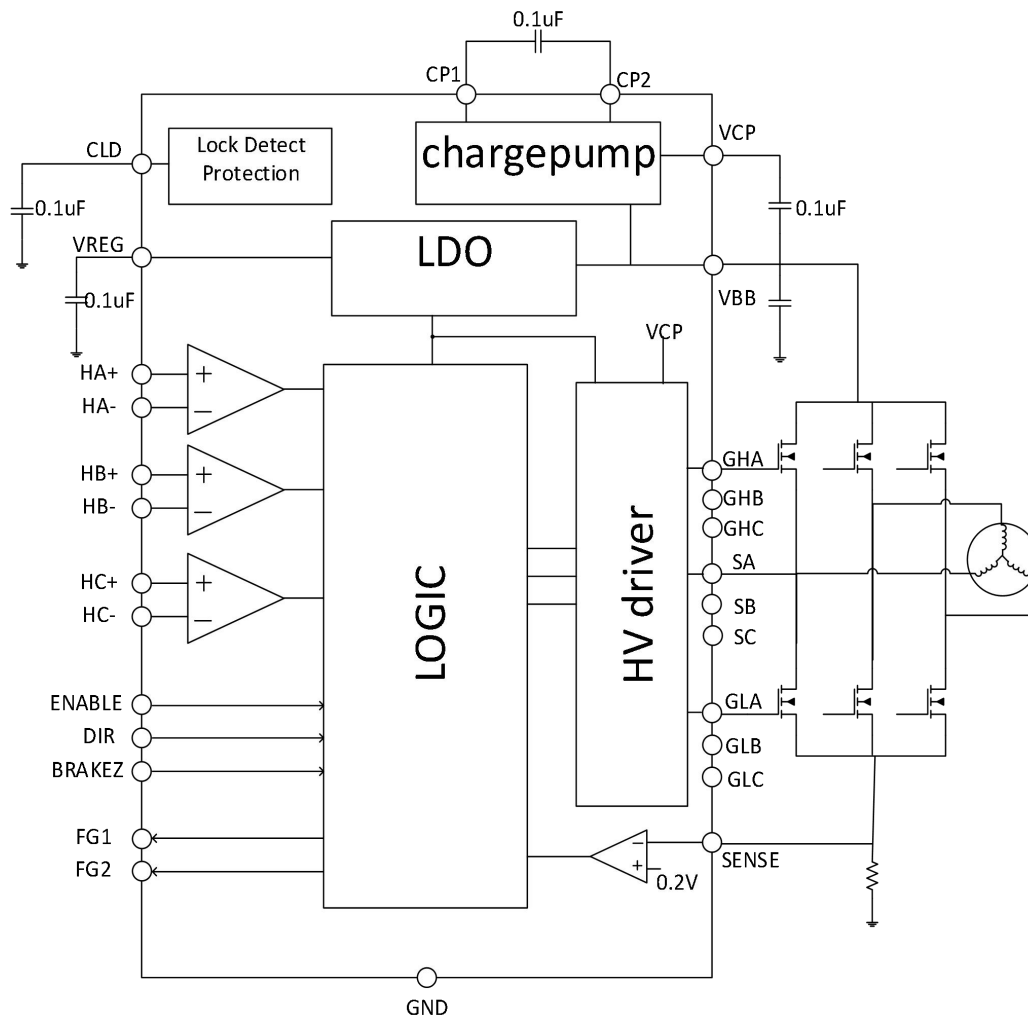
内部框图


图 1 GC4931F/S 内部框图

极限参数 (一般无其他特殊注明时, $T=25^{\circ}\text{C}$)

| 参 数 | 符 号 | 参 数 范 围 | 单 位 |
|-------------|-------------------|---------|-----|
| 最大工作电压 | VBB | 38 | V |
| 霍尔输入 | VHx | -0.3~7 | V |
| 逻辑输入 | I _{max} | -0.3~7 | A |
| 结温 | T _{jmax} | -40~150 | °C |
| 存储温度 | T _{stg} | -60~150 | °C |
| 静电保护 (人体模式) | ESD | ±4000 | V |

电气参数（无其他特殊注明，测试条件 T=25°C，V_{BB}=24V）

管脚参数：(无其他说明，T=25°C)

| 参 数 | 符 号 | 测 试 条 件 | 最小值 | 典型值 | 最大值 | 单 位 |
|------------|-----------------------|---|-----|-----|-----|-----|
| 电源电压 | V _{BB} | GC4931F | 4.7 | | 36 | V |
| | | GC4931S | 7 | | 36 | V |
| 工作电流 | I _{BB} | f _{PWM} <30kHz, C _{load} =1nF | | 4 | 6 | mA |
| | | Chargepump 打开，输出关闭，省电模式 | | 3.3 | 3.6 | mA |
| HBIAS 管脚电压 | V _{Hbias} | 0<I _{Hbiaslim} <24 | 5.1 | 5.3 | 5.5 | V |
| Hbias 电流 | I _{Hbiaslim} | | 35 | | | mA |
| FG 应用电压 | V _{FG} | | 0 | | 6 | V |
| FG 管脚电流 | I _{FG} | | 0 | | 14 | mA |

模块参数：无其他说明，T=25°C，V_{BB}=24V

| 逻辑输入 | | | | | | |
|----------------|----------------------|-------------------------------------|-----|------|-------|----|
| 高电平输入电压 | V _{IN1} | | 2 | | HBIAS | V |
| 低电平输入电压 | V _{IN0} | | 0 | | 0.8 | V |
| 逻辑输入上拉电阻 | R _{IN (pu)} | ENABLE, BRAKEZ, DIR 上拉到 Hbias 电阻 | | 50k | | Ω |
| 输入防抖迟滞 | T _{glitch} | ENABLE 脚输入 | 350 | 500 | 650 | ns |
| | | BRAKEZ, DIR 脚输入 | 700 | 1000 | 1300 | ns |
| ENABLE 脚省电模式延迟 | T _{denable} | ENABLE 高到输出关断 | 2.1 | 3 | 3.9 | ms |
| Hbias 唤醒时间 | T _{dHbias} | Hbias 电容 0.1uF | | 15 | 25 | us |
| 输出驱动模块 | | | | | | |
| 高端栅极输出 | V _{GS (H)} | IGATE=2mA | | 5.2 | | V |
| 低端栅极输出 | V _{GS (L)} | IGATE=2mA | | 5.3 | | V |
| 栅极驱动电流 | I _{GATE} | GH=GL=4 | 20 | 30 | | mA |
| 栅极驱动下拉电阻 | R _{GATE} | | 10 | 28 | 40 | Ω |
| 死区时间 | T _{dead} | ID=-1A | 0.7 | 1.0 | 1.3 | us |
| 限流阈值电压 | V _{REF} | ID=1A | | 200 | | mV |
| 固定衰减周期 | T _{off} | | 18 | 25 | 37 | us |
| 保护模块 | | | | | | |
| 过温关断温度 | TSD | | 155 | 170 | 185 | °C |
| 迟滞 | △TSD | | | 20 | | °C |

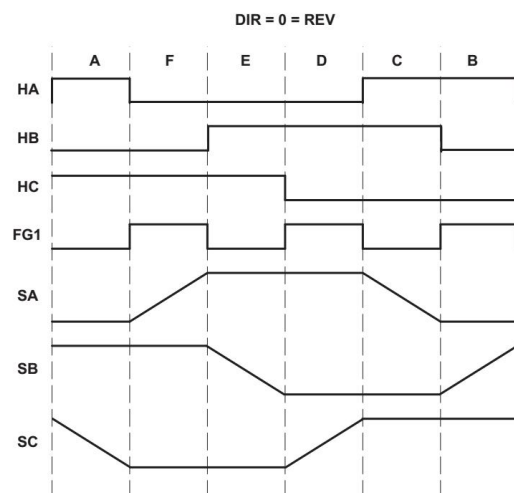
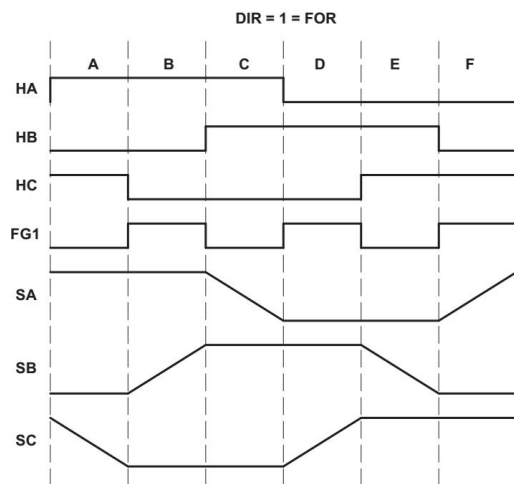


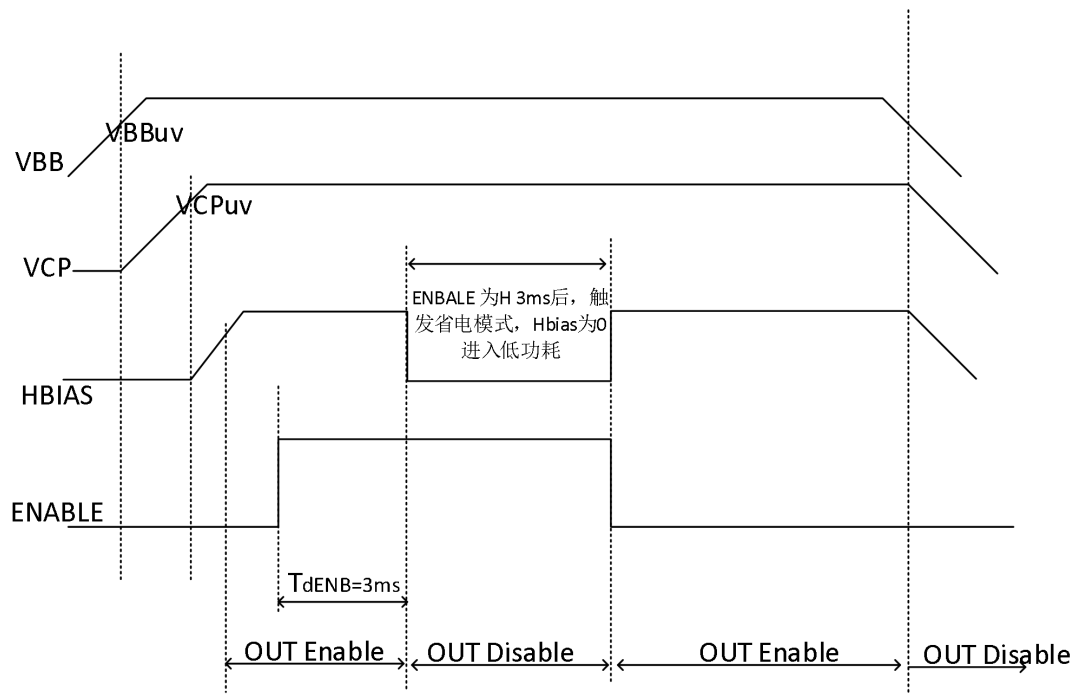
| | | | | | | |
|-------------------|-------------------|-----------------------|------|----------|------|----|
| VCP 欠压保护电压 | ΔV_{CPUV} | 相对于 VBB | 4.6 | | 6 | V |
| 堵转保护时间 | T_{lock} | CLD 电容 0.1uF | 1.5 | 2 | 2.5 | s |
| VBB 过压保护 | V_{BBOV} | VBB 过压保护点 | 28.5 | 29 | 29.5 | V |
| VBB 过压保护迟滞 | ΔV_{BBOV} | VBB 过压保护迟滞 | | 2 | | V |
| HALL 放大器 | | | | | | |
| 输入电流 | I_{HALL} | $V_{IN}=0.2\sim 3.5V$ | -1 | 0 | 1 | nA |
| 共模电压 2 | V_{CMR} | 输入共模电压 | 0.2 | | 2 | V |
| Hall 输入灵敏度 | V_{HALL} | 最小差分输入电压 | | ± 10 | | mV |
| 霍尔输入迟滞 | V_{th} | | 5 | 20 | 40 | mV |
| 异常脉冲过滤 | T_{pulse} | | | 2 | | us |
| FG 脚/FG2 脚 | | | | | | |
| 导通电阻 | V_{FGsat} | $I_{FG}=2mA$ | | | 0.5 | V |
| 漏电流 | I_{FGlk} | $V_{FG}=5V$ | | | 1 | uA |

功能描述

逻辑真值表 (X 为任意, Z 为高阻态)

| Condition | | Inputs | | | | | Resulting Pre-Driver Outputs | | | | | | Motor Output | | |
|----------------------|---|--------|----|----|--------|-----|------------------------------|-----|-----|-----|-----|-----|--------------|----|----|
| | | HA | HB | HC | BRAKEZ | ENB | GHA | GLA | GHB | GLB | GHC | GLC | A | B | C |
| DIR = 1 (Forward) | A | + | - | + | HI | LO | HI | LO | LO | HI | LO | LO | HI | LO | Z |
| | B | + | - | - | HI | LO | HI | LO | LO | LO | LO | HI | HI | Z | LO |
| | C | + | + | - | HI | LO | LO | LO | HI | LO | LO | HI | Z | HI | LO |
| | D | - | + | - | HI | LO | LO | HI | HI | LO | LO | LO | LO | HI | Z |
| | E | - | + | + | HI | LO | LO | HI | LO | LO | HI | LO | LO | Z | HI |
| | F | - | - | + | HI | LO | LO | LO | LO | HI | HI | LO | Z | LO | HI |
| DIR = 0 (Reverse) | A | + | - | + | HI | LO | LO | HI | HI | LO | LO | LO | LO | HI | Z |
| | F | - | - | + | HI | LO | LO | LO | HI | LO | LO | HI | Z | HI | LO |
| | E | - | + | + | HI | LO | HI | LO | LO | LO | LO | HI | HI | Z | LO |
| | D | - | + | - | HI | LO | HI | LO | LO | HI | LO | LO | HI | LO | Z |
| | C | + | + | - | HI | LO | LO | LO | LO | HI | HI | LO | Z | LO | HI |
| | B | + | - | - | HI | LO | LO | HI | LO | LO | HI | LO | LO | Z | HI |
| Fault* | | + | + | + | HI | X | LO | LO | LO | LO | LO | LO | Z | Z | Z |
| Fault* | | - | - | - | HI | X | LO | LO | LO | LO | LO | LO | Z | Z | Z |
| Brake* | | X | X | X | LO | X | LO | HI | LO | HI | LO | HI | LO | LO | LO |



上电时序&省电模式时序图

电流整流

芯片内置固定衰减周期的整流电路，当输出开启时，电流上升直到整流点 I_{trip} ：

$$I_{trip} = 200\text{mV} / R_{sense}$$

此时电流比较器反转，输出的上臂桥关断，电流衰减一个固定的时间周期

ENABLE 输入脚

ENABLE 是外部 PWM 控制的输入脚，ENABLE 为低时打开对应的的对角线的驱动管，驱动有效，电流上升；ENABLE 为高时，对应的的上臂桥驱动管会关断，电流衰减。当 ENABLE 长时间为低时，电流持续上升直到内部限值，内部的 PWM 的频率在 20~30kHz。当 ENABLE 长时间为高超过 3ms，关断输出栅极驱动。真值表如下：

| ENABLE 值 | 输出驱动管状态 | 电机驱动状态 |
|---------------|---------|----------|
| 0 | 打开 | 有效 |
| 1 | 上臂桥关断 | 慢衰减带同步整流 |
| 1（持续时间大于 3ms） | 关断 | 无效 |

固定衰减周期

GC4931F/S 的固定衰减周期为 25us

PWM 空白时间

当输出上臂桥打开时，由于续流管反向恢复电流的存在，在 sense 脚会有一个瞬态的毛刺

电压出现。为了防止此毛刺带来的电流误检测，设置一个空白时间，此段时间内 sense 电流采样比较器不工作。当使用外部 PWM 控制时，DIR 变化或者 ENB 有效时触发空白时间计数器。空白时间一般设置在 1.5us。

同步整流器

当 PWM 控制的衰减期（ENB 脚外部控制或者内部固定衰减周期）到来，电机电流在电机与 H 桥内部循环。同步整流在电流衰减期间打开对应的 MOS 管来短路续流二极管，由于 MOS 管的低的导通电阻，这样工作可以极大降低系统功耗。

刹车模式

当 BRAKEZ 为低时进入刹车模式，为高时驱动正常工作。刹车模式下三个半桥的全部下臂桥 mos 都会打开，用以短路电机产生的反向电动势。BRAKEZ 会屏蔽 ENB 输入功能与自动堵转保护功能。

需要重点指出的是，当刹车态时，由于电流不流经 sense 电阻，内部的 PWM 电流限制此时不起作用，此时的最大电流等于反向电动势除以负载电阻。当刹车态，高速，大负载等恶性条件下，最大电流不要超过 GC4931F/S 的的极限值。

HBAIS 功能

芯片内置一个 LDO 输出 5.2V，最大电流 30mA 供霍尔 IC 使用。

省电模式

当 ENBALE 为高超过 3ms 时，芯片进入省电模式，关断 HBIAS 的输出以降低功耗。由于刹车模式会覆盖省电模式，所以在 BRAKEZ 为高时，省电模式有有效。

电荷泵

由于需要驱动上臂桥的 NMOS，所以需要有一个电荷泵将 VCP 电压升到 VBB 加上 5V 作为驱动电源。VCP 内置监测电路，异常时关闭输出。

异常关断

当芯片出现过温，欠压，VCP 过低等异常时，芯片输出部分关断，直到这些异常消失。

过压保护

芯片工作时，电机的特性会使 VBB 超过额定电压值，当超过这个额定电压 V_{BBOV} 时，芯片的同步整流功能关闭。

保护电路

过温保护

当芯片结温超过 170°C 时过温保护电路被激活，关断所有输出管。当温度降低一个迟滞温度 18°C，到达 152°C 时，所有输出管恢复工作。

但是，由于过温保护仅仅在芯片结温超过设定值才会被激活，它并不能保证产品伴随这个电路就能免受破坏。

霍尔状态

FG1 脚与 FG2 脚都为开漏输出脚用来反应内部的霍尔工作状态。FG1 输出霍尔信号的每次变化，FG2 输出 HAx 的变化。

堵转检测功能

芯片以下两项条件任意一项异常都认为是堵转：

1. FG1 脚信号不在持续变化
2. 芯片的控制时序不再依次变化，而是在两个状态之间来回切换。

当检测到堵转条件持续时间超过 t_{lock} 时，输出驱动会关闭，并且这个堵转条件将被锁定，当出现下述情况时，解除才能锁定：

1. DIR 的上升或者下降沿
2. ENB 脚持续为高超过 $t_{lock}/2$
3. VBB 电压低压检测消除（重新上电）

t_{lock} 由 CLD 脚外接电容决定。CLD 脚为 1.67V 峰峰值的三角波振荡器的外部电容脚， t_{lock} 的计算公式如下：

$$t_{lock} = C_{cld} \times 20 \text{ s/uF}$$

当 CLD 短接到地时，堵转保护功能关闭。

当刹车模式时，堵转检测计数器关闭。

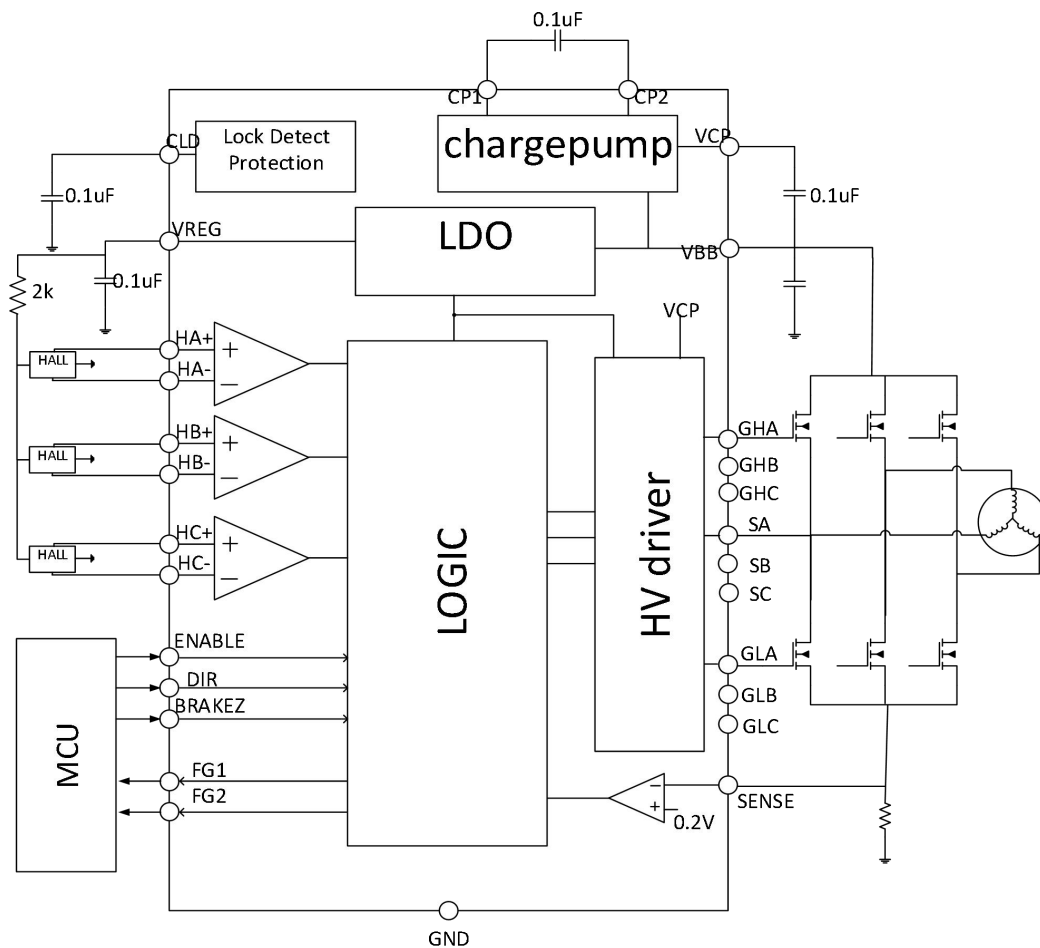
典型应用电路图


图 4 GC4931F/S 典型应用图

封装外形
